

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Junichiro KOBAYASHI

Art Unit: N/A

Application No.: Not Yet Assigned

Filed: March 22, 2004

For: SEMICONDUCTOR DEVICE AND METHOD
OF PRODUCING SAME

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

MS Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	P2003-120393	April 24, 2003

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: March 22, 2004

Respectfully submitted,

By 
Ronald P. Kananen

Registration No.: 24,104
(202) 955-3750

Rader, Fishman & Grauer PLLC
Suite, 501, 1233 20th Street, N.W.
Washington, D.C. 20036
Telephone: (202) 955-3750
Facsimile: (202) 955-3751

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 2 4 日
Date of Application:

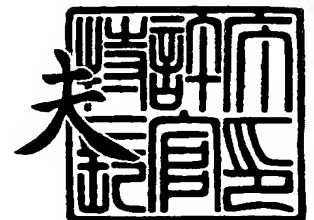
出 願 番 号 特 願 2 0 0 3 - 1 2 0 3 9 3
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 2 0 3 9 3]

出 願 人 ソニー株式会社
Applicant(s):

2 0 0 4 年 2 月 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫





【書類名】 特許願

【整理番号】 0390219602

【提出日】 平成15年 4月24日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/737

【発明者】

 【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
 内

 【氏名】 小林 純一郎

【特許出願人】

 【識別番号】 000002185

 【氏名又は名称】 ソニー株式会社

【代理人】

 【識別番号】 100094053

 【弁理士】

 【氏名又は名称】 佐藤 隆久

【手数料の表示】

 【予納台帳番号】 014890

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9707389

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】

基板に形成され、少なくともコレクタ層、ベース層および前記ベース層よりも狭い領域において形成されたエミッタ層の積層体を含み、バイポーラトランジスタの動作領域として機能する半導体メサ構造体と、

前記基板上に前記半導体メサ構造体から離間して形成され、前記ベース層の上面の高さと同じ高さをもって形成されたベースコンタクトパッド用メサ構造体と、

前記エミッタ層の形成領域を除く前記ベース層の形成領域の一部において前記ベース層に接続するように形成されたベース電極、前記ベースコンタクトパッド用メサ構造体の上面の縁部近傍を除く領域において前記ベースコンタクトパッド用メサ構造体の上層に形成されたベースコンタクトパッド電極、および、前記ベース電極と前記ベースコンタクトパッド電極とを接続する配線部が一体に形成された導電層と

を有する半導体装置。

【請求項 2】

前記ベースコンタクトパッド用メサ構造体の表層は、前記ベース層と同一の層から構成されている

請求項 1 に記載の半導体装置。

【請求項 3】

前記半導体メサ構造体と前記ベースコンタクトパッド用メサ構造体の間における前記導電層の下部が空隙となっている

請求項 1 に記載の半導体装置。

【請求項 4】

前記半導体メサ構造体と前記ベースコンタクトパッド用メサ構造体の間における前記導電層の下部に絶縁膜が形成されている

請求項 1 に記載の半導体装置。

【請求項 5】

前記ベース電極が、前記エミッタ層の形成領域を除く前記ベース層の縁部近傍を除く領域において形成されている

請求項 1 に記載の半導体装置。

【請求項 6】

前記半導体メサ構造体と前記ベースコンタクトパッド用メサ構造体の間隔が $1 \sim 5 \mu\text{m}$ である

請求項 1 に記載の半導体装置。

【請求項 7】

前記半導体メサ構造体が化合物半導体の積層体からなり、ヘテロ接合バイポーラトランジスタを有する

請求項 1 に記載の半導体装置。

【請求項 8】

基板に、エミッタ層、ベース層およびコレクタ層を含むバイポーラトランジスタを有する半導体装置の製造方法であって、

基板に少なくともコレクタ層、ベース層およびエミッタ層の積層体を形成する工程と、

前記積層体をパターン加工し、少なくともコレクタ層、ベース層および前記ベース層よりも狭い領域において形成されたエミッタ層の積層体を含み、バイポーラトランジスタの動作領域として機能する半導体メサ構造体と、前記ベース層の上面の高さと同じ高さを有し、表層が前記ベース層と同一の層から構成されているベースコンタクトパッド用メサ構造体とを、所定の距離を離間して形成する工程と、

前記半導体メサ構造体と前記ベースコンタクトパッド用メサ構造体の間において、前記基板上に前記ベース層の上面の高さよりも高い上面を有し、少なくとも前記ベースコンタクトパッド用メサ構造体の上面の縁部近傍までを被覆する被覆層を形成する工程と、

前記被覆層の上層に、前記被覆層を型として導電層を形成し、前記エミッタ層の形成領域を除く前記ベース層の形成領域の一部において前記ベース層に接続す

るベース電極、前記ベースコンタクトパッド用メサ構造体の上面の縁部近傍を除く領域における前記ベースコンタクトパッド用メサ構造体の上層のベースコンタクトパッド電極、および、前記ベース電極と前記ベースコンタクトパッド電極とを接続する配線部を一体に形成する工程と

を有する半導体装置の製造方法。

【請求項 9】

前記導電層を形成する工程の後、前記被覆層を除去する工程をさらに有する請求項 8 に記載の半導体装置の製造方法。

【請求項 1 0】

前記被覆層を形成する工程において、前記被覆層を絶縁膜により形成する請求項 8 に記載の半導体装置の製造方法。

【請求項 1 1】

前記被覆層を形成する工程において、前記半導体メサ構造体の前記ベース層の縁部近傍までを被覆するように形成し、

前記導電層を形成する工程において、前記エミッタ層の形成領域を除く前記ベース層の前記縁部近傍を除く領域に前記ベース電極を形成する

請求項 8 に記載の半導体装置の製造方法。

【請求項 1 2】

前記半導体メサ構造体を化合物半導体から形成し、ヘテロ接合バイポーラトランジスタを形成する

請求項 8 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明はバイポーラトランジスタを有する半導体装置およびその製造方法に関し、特にヘテロ接合バイポーラトランジスタを有する半導体装置およびその製造方法に関する。

【0 0 0 2】

【従来の技術】

半導体装置に用いられるトランジスタとしては、バイポーラトランジスタと MOS (金属-酸化膜-半導体) 電界効果トランジスタなどの電界効果トランジスタに大別される。

【0003】

バイポーラトランジスタの一つに、ヘテロ接合バイポーラトランジスタ (Heterojunction Bipolar Transistor、以下 HBT とも称する) がある。

非特許文献 1 に、InP/InGaAs 系 HBT においてベース・コレクタ間容量を低減できるベース電極引き出し構造が開示されている。

図 8 (a) は上記の HBT の平面図であり、図 8 (b) は図 8 (a) 中の X-X' における断面図である。

InP よりなる基板 100 上に、 n^+ 型の InGaAs よりなり、コレクタ取り出し層となるサブコレクタ層 101、 n^- 型の InGaAs よりなるコレクタ層 102、 p^+ 型の InGaAs よりなるベース層 103、 n 型の InP よりなるエミッタ層 104、 n^+ 型の InP および InGaAs よりなるエミッタキャップ層 (不図示) などが順次積層されている。

【0004】

エミッタキャップ層に接続してエミッタ電極 105 が形成されている。ベースコンタクト形成のために、エミッタキャップ層、エミッタ層 104 の一部が除去され、エミッタメサ構造 EM が形成されている。

また、ベース層 113 に接続してベース電極 106a が形成されており、ベース層 103 とコレクタ層 102 にベースメサ構造 BM が形成されている。

さらに、サブコレクタ層 101 にサブコレクタメサ構造 SM が形成されており、サブコレクタ層 101 に接続してコレクタ電極 107 が形成されている。

【0005】

ここで、上記のベースメサ構造 SM の端部から所定の間隔をもった位置に、サブコレクタ層と同一の層から構成された層 101a、コレクタ層と同一の層から構成された層 102a、および、ベース層と同一の層から構成された層 103a から構成されたベースコンタクトパッド用のベースメサ構造 PBM が形成されて

いる。

ベースコンタクトパッド用のベースメサ構造PBM上にベースコンタクトパッド電極106bが形成されている。

ここで、ベース電極106aの下層のベース層103とベースコンタクトパッド電極106bの下層の層103aとは元々同一の層であり、その上面の高さは同一となっており、ベース電極106aとベースコンタクトパッド電極106bが配線部106cにより接続された構成となっている。

ベースメサ構造SMとベースコンタクトパッド用のベースメサ構造PBMの間であって、導電層106の下部は空隙SPとなっており、配線部106cは中空に浮いている状態となっている。

【0006】

以上のように、ヘテロ接合バイポーラトランジスタHBTが構成されており、HBT全体を被覆して絶縁膜108が形成されており、絶縁膜108にはエミッタ電極105に達するエミッタコンタクトホールCHE、ベースコンタクトパッド電極106bに達するベースコンタクトホールCHb、および、コレクタ電極107に達するコレクタコンタクトホールCHcが開口されている。

エミッタコンタクトホールCHEには、エミッタ電極105に接続して、エミッタ用のコンタクトプラグ配線109eが形成されている。

ベースコンタクトホールCHbには、ベースコンタクトパッド電極106bに接続して、ベース用のコンタクトプラグ配線109bが形成されている。

コレクタコンタクトホールCHcには、コレクタ電極107に接続して、コレクタ用のコンタクトプラグ配線109cが形成されている。

【0007】

ここで、上記の配線部106cの延伸方向DRは、下記に示すような製造上の理由により、例えば基板のInP結晶方位の〔001〕方向あるいは〔010〕方向となっている。

【0008】

次に、上記のHBTの製造方法について図面を参照し説明する。

まず、図9(a)に示すように、InPよりなる基板100上に、MBE(M

olecular Beam Epitaxy) 法あるいはMOCVD (Metal Organic Chemical Vapor Deposition) 法などにより、サブコレクタ層101として n^+ 型のInGaAs、コレクタ層102として n^- 型のInGaAs、ベース層103として p^+ 型のInGaAs、エミッタ層104として n 型のInP、およびエミッタキャップ層（不図示）として n^+ 型のInPおよびInGaAsを順次積層する。

次に、エミッタメサ構造EMのパターンのレジスト膜（不図示）をパターン形成し、これをマスクとするエッチングによりエミッタキャップ層（不図示）およびエミッタ層105をエミッタメサ構造EMに加工し、ベース層103の表面を露出させる。

【0009】

次に、図9（b）に示すように、例えばリフトオフ法を用いた導電層の蒸着などにより、エミッタ電極105を形成し、また、ベース電極106a、ベースコンタクトパッド電極106bおよび配線部106cが一体となった導電層106を形成する。

ここで、上記の導電層106は、図8（a）に示すように、配線部106cが基板100のInP結晶方位の〔001〕方向あるいは〔010〕方向に延伸するようにレイアウトする。

【0010】

次に、図10（a）に示すように、ベースメサ構造BMのパターンのレジスト膜107をパターン形成する。

【0011】

次に、図10（b）に示すように、レジスト膜107をマスクとするエッチングにより、ベース層103およびコレクタ層102をベースメサ構造BMに加工し、さらにサブコレクタメサ構造SMのパターンのレジスト膜（不図示）をパターン形成し、これをマスクとするエッチングをすることで、サブコレクタ層101をサブコレクタメサ構造SMに加工して、素子分離する。

上記のエッチングにおいては、InP結晶方位の〔001〕方向あるいは〔010〕方向と垂直な方向へのサイドエッチングが大きく進む異方性エッチング特

性を有する種類のエッチング液を利用することで、配線部 106c の下層におけるサブコレクタ層 101、コレクタ層 102 およびベース層 103 を完全に除去する。

このとき、ベースコンタクトパッド電極 106b の下部においてはサブコレクタ層と同一の層から構成された層 101a、コレクタ層と同一の層から構成された層 102a、および、ベース層と同一の層から構成された層 103a が残され、ベースコンタクトパッド用のベースメサ構造 PBM が形成されるが、上記のサイドエッチング特性により、若干サイドエッチングが進行するため、ベースコンタクトパッド電極 106b の形成領域よりも狭い領域でベースコンタクトパッド用のベースメサ構造 PBM が形成される。

【0012】

以降は、例えばリフトオフ法を用いた蒸着などによりコレクタ電極 107 を形成し、CVD 法などにより絶縁膜 108 を形成し、コンタクトホールのパターンのレジスト膜をパターン形成して RIE（反応性イオンエッチング）などのエッチングを施し、エミッタコンタクトホール CH e、ベースコンタクトホール CH b およびコレクタコンタクトホール CH c を開口し、各コンタクトホール内にそれぞれコンタクトプラグ配線 109 e、コンタクトプラグ配線 109 b およびコンタクトプラグ配線 109 c を形成して、図 8 に示す構造とする。

【0013】

【非特許文献 1】

信学技報，ED99-262（電子情報通信学会）

【0014】

【発明が解決しようとする課題】

しかしながら、上記の従来例の製造方法においては、配線部 106c の延伸方向のレイアウトや、配線部 106c の下層におけるサブコレクタ層 101、コレクタ層 102 およびベース層 103 を完全に除去するためのエッチングにおいて使用するエッチング液の種類に制約があるという欠点がある。

また、上記のベースメサ構造を形成するエッチングの際に、金属の導電層 106 とエピ層である半導体層の段差部に形成したレジスト膜の密着性が不十分な場

合に、段差部に沿ってエッチング液が侵入してメサ形状異常を引き起こすことがあるという問題がある。

【0015】

本発明は上記の状況に鑑みてなされたものであり、本発明の目的は、パターンレイアウトや使用するエッチング液の種類などに制約がなく、メサ形状異常の発生を抑制して製造することができるバイポーラトランジスタを有する半導体装置と、その製造方法を提供することである。

【0016】

【課題を解決するための手段】

上記の目的を達成するため、本発明の半導体装置は、基板に形成され、少なくともコレクタ層、ベース層および前記ベース層よりも狭い領域において形成されたエミッタ層の積層体を含み、バイポーラトランジスタの動作領域として機能する半導体メサ構造体と、前記基板上に前記半導体メサ構造体から離間して形成され、前記ベース層の上面の高さと同じ高さをもって形成されたベースコンタクトパッド用メサ構造体と、前記エミッタ層の形成領域を除く前記ベース層の形成領域の一部において前記ベース層に接続するように形成されたベース電極、前記ベースコンタクトパッド用メサ構造体の上面の縁部近傍を除く領域において前記ベースコンタクトパッド用メサ構造体の上層に形成されたベースコンタクトパッド電極、および、前記ベース電極と前記ベースコンタクトパッド電極とを接続する配線部が一体に形成された導電層とを有する。

【0017】

上記の本発明の半導体装置は、ベース電極から配線部を介してベースコンタクトパッド電極が引き出された構成であり、エミッタ層の形成領域を除くベース層の形成領域の一部においてベース層に接続するように形成されたベース電極、ベースコンタクトパッド用メサ構造体の上層に形成されたベースコンタクトパッド電極、および、ベース電極とベースコンタクトパッド電極とを接続する配線部が一体に形成された導電層を有する。

ここで、ベースコンタクトパッド電極は、ベースコンタクトパッド用メサ構造体の上面の縁部近傍を除く領域において形成されている構成である。

【0018】

上記の目的を達成するため、本発明の半導体装置の製造方法は、基板に、エミッタ層、ベース層およびコレクタ層を含むバイポーラトランジスタを有する半導体装置の製造方法であって、基板に少なくともコレクタ層、ベース層およびエミッタ層の積層体を形成する工程と、前記積層体をパターン加工し、少なくともコレクタ層、ベース層および前記ベース層よりも狭い領域において形成されたエミッタ層の積層体を含み、バイポーラトランジスタの動作領域として機能する半導体メサ構造体と、前記ベース層の上面の高さと同じ高さを有し、表層が前記ベース層と同一の層から構成されているベースコンタクトパッド用メサ構造体とを、所定の距離を離間して形成する工程と、前記半導体メサ構造体と前記ベースコンタクトパッド用メサ構造体の間において、前記基板上に前記ベース層の上面の高さよりも高い上面を有し、少なくとも前記ベースコンタクトパッド用メサ構造体の上面の縁部近傍までを被覆する被覆層を形成する工程と、前記被覆層の上層に、前記被覆層を型として導電層を形成し、前記エミッタ層の形成領域を除く前記ベース層の形成領域の一部において前記ベース層に接続するベース電極、前記ベースコンタクトパッド用メサ構造体の上面の縁部近傍を除く領域における前記ベースコンタクトパッド用メサ構造体の上層のベースコンタクトパッド電極、および、前記ベース電極と前記ベースコンタクトパッド電極とを接続する配線部を一体に形成する工程とを有する。

【0019】

上記の本発明の半導体装置の製造方法は、まず、基板に少なくともコレクタ層、ベース層およびエミッタ層の積層体を形成する。

次に、積層体をパターン加工し、少なくともコレクタ層、ベース層およびベース層よりも狭い領域において形成されたエミッタ層の積層体を含み、バイポーラトランジスタの動作領域として機能する半導体メサ構造体と、ベース層の上面の高さと同じ高さを有し、表層がベース層と同一の層から構成されているベースコンタクトパッド用メサ構造体とを、所定の距離を離間して形成する。

次に、半導体メサ構造体とベースコンタクトパッド用メサ構造体の間において、基板上にベース層の上面の高さよりも高い上面を有し、少なくともベースコン

タクトパッド用メサ構造体の上面の縁部近傍までを被覆する被覆層を形成する。

次に、被覆層の上層に、被覆層を型として導電層を形成し、エミッタ層の形成領域を除くベース層の形成領域の一部においてベース層に接続するベース電極、ベースコンタクトパッド用メサ構造体の上面の縁部近傍を除く領域におけるベースコンタクトパッド用メサ構造体の上層のベースコンタクトパッド電極、および、ベース電極とベースコンタクトパッド電極とを接続する配線部を一体に形成する。

【0020】

【発明の実施の形態】

以下に、本発明の半導体装置およびその製造方法の実施の形態について、図面を参照して説明する。

【0021】

第1実施形態

図1(a)は第1実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の平面図であり、図1(b)は図1(a)中のX-X'における断面図である。

例えば、半絶縁性のFeがドーピングされた単結晶InPよりなる基板10上に、膜厚が500nm程度のn⁺型のInGaAsよりなるサブコレクタ層11、膜厚が500nm程度のn⁻型のInPよりなるコレクタ層12、p⁺型のInGaAsよりなるベース層13、膜厚が75nm程度のn型のInPよりなるエミッタ層14、膜厚が75nm程度のn⁺型のInGaAsよりなるエミッタキャップ層（不図示）が順次積層されており、ヘテロ接合バイポーラトランジスタの動作領域として機能する。

サブコレクタ層11はコレクタ層12よりも高濃度の導電性不純物を含有しており、コレクタ取り出し層となる。

【0022】

エミッタキャップ層に接続してエミッタ電極15が形成されている。ベースコンタクト形成のために、エミッタキャップ層、エミッタ層14の一部が除去され、エミッタメサ構造EMが形成されている。

また、ベース層 13 に接続してベース電極 17 a が形成されており、ベース層 13 とコレクタ層 12 にベースメサ構造 BM が形成されている。

さらに、サブコレクタ層 11 にサブコレクタメサ構造 SM (素子分離をするためのアイソレーションメサ構造) が形成されており、サブコレクタ層 11 に接続してコレクタ電極 18 が形成されている。

【0023】

ここで、上記のベースメサ構造 BM の端部から例えば $1 \sim 5 \mu\text{m}$ 程度の所定の間隔をもって、コレクタ層と同一の層から構成された層 12 a およびベース層と同一の層から構成された層 13 a から構成されたベースコンタクトパッド用のベースメサ構造 PBM が形成されており、その下層に、サブコレクタ層と同一の層から構成された層 11 a から構成されたベースコンタクトパッド用のサブコレクタメサ構造 PSM が形成されている。

従って、ベースコンタクトパッド用のベースメサ構造 PBM の上面の高さは、上記のベースメサ構造 BM の上面の高さと同じとなっている。

【0024】

ベースコンタクトパッド用のベースメサ構造 PBM 上にベースコンタクトパッド電極 17 b が形成されている。

ここで、ベース電極 17 a の下層のベース層 13 とベースコンタクトパッド電極 17 b の下層の層 13 a とは元々同一の層であり、その上面の高さは同一となっており、ベース電極 17 a とベースコンタクトパッド電極 17 b が配線部 17 c により接続された構成となっており、ベース・コレクタ間容量を低減するためのベース電極引き出し構造となっている。

ベースメサ構造 BM とベースコンタクトパッド用のベースメサ構造 PBM の間であって、導電層 17 の下部は空隙 16 a となっており、配線部 17 c は中空に浮いている状態となっている。

上記のベースコンタクトパッド用のベースメサ構造 PBM およびサブコレクタメサ構造 PSM は、半絶縁性の基板 10 によりトランジスタ部および他の素子と電氣的に絶縁されているため、その部分の容量はトランジスタの寄生容量として発生しない。

【0025】

上記のエミッタ電極15、ベース電極17aを含む導電層17、コレクタ電極18は、例えば、Ti/Pt/Auの積層体から形成されている。

【0026】

ここで、上記のベースコンタクトパッド電極17bは、ベースコンタクトパッド用メサ構造体であるベースメサ構造PBMの上面の縁部PBMa近傍を除く領域において形成されている。例えば、ベースコンタクトパッド用のベースメサ構造PBMの上面の縁部PBMaから0.5～2μm程度の範囲において、その内側の領域に形成されている。

一方、上記のベース電極17aは、エミッタ層14の形成領域を除くベース層13の縁部13b近傍を除く領域において形成されている。例えば、ベース層13の縁部13bから0.5～2μm程度の範囲において、その内側の領域に形成されている。

【0027】

以上のように、ヘテロ接合バイポーラトランジスタHBTが構成されており、HBT全体を被覆して絶縁膜19が形成されており、絶縁膜19にはエミッタ電極15に達するエミッタコンタクトホールCH e、ベースコンタクトパッド電極17bに達するベースコンタクトホールCH b、および、コレクタ電極18に達するコレクタコンタクトホールCH cが開口されている。

エミッタコンタクトホールCH eには、エミッタ電極15に接続して、エミッタ用のコンタクトプラグ配線20eが形成されている。

ベースコンタクトホールCH bには、ベースコンタクトパッド電極17bに接続して、ベース用のコンタクトプラグ配線10bが形成されている。

コレクタコンタクトホールCH cには、コレクタ電極18に接続して、コレクタ用のコンタクトプラグ配線20cが形成されている。

【0028】

上記の本実施形態に係るHBTを有する半導体装置は、ベース・コレクタ間容量を増加させることなく、ベース電極からの外部引き出し用コンタクトパッドを設けた構成となっており、デバイスの高周波特性の劣化を防止できる。

ベースコンタクトパッド用のベースメサ構造PBMの上面の高さは、上記のベースメサ構造BMの上面の高さと同じとなっているので、その間のベース引き出し用の配線部におけるエアブリッジを形状良く形成することができる。

【0029】

また、ベースコンタクトパッド電極17bは、ベースコンタクトパッド用メサ構造体であるベースメサ構造PBMの上面の縁部PBMa近傍を除く領域において形成され、さらにベース電極17aは、エミッタ層14の形成領域を除くベース層13の縁部13b近傍を除く領域において形成されている構造となっており、後述のように、レジスト膜などの被覆層をベースコンタクトパッド用メサ構造体とベースメサ構造の間に形成し、これを型として導電層を形成する方法により、上記構造のベースコンタクトパッド電極17bおよびベース電極17aを容易に形成することが可能となっている。このような方法により製造することにより、パターンレイアウトや使用するエッチング液の種類などに制約がなく、メサ形状異常の発生を抑制し、メサエッチングの形状を良好に保って製造することができる。

【0030】

ベースメサ構造BMとベースコンタクトパッド用ベースメサ構造PBMの間隔を1～5 μ mにしてレイアウトされているので、HBTの素子面積を縮小することができる。

また、配線部17cの膜厚が0.2～0.5 μ m程度と薄く、強度が不十分であるため、上記の間隔を開けすぎると配線部17cが破損するおそれがあり、これを防止するためにも、ベースメサ構造BMとベースコンタクトパッド用ベースメサ構造PBMの間隔を上記範囲に設定することが好ましい。

【0031】

上記の本実施形態に係るHBTを有する半導体装置の製造方法について、図面を参照して説明する。

まず、図2(a)に示すように、例えば、半絶縁性のFeがドーブされた単結晶InPよりなる基板10上に、例えばMBE(Molecular Beam Epitaxy)法あるいはMOCVD(Metal Organic Ch

emical Vapor Deposition) 法などにより、サブコレクタ層 11 として n^+ 型の InGaAs 、コレクタ層 12 として n^- 型の InP 、ベース層 13 として p^+ 型の InGaAs 、エミッタ層 14 として n 型の InP 、およびエミッタキャップ層（不図示）として n^+ 型の InGaAs を順次積層する。

【0032】

次に、図 2 (b) に示すように、例えばリフトオフ法などによりエミッタ層 15 上にエミッタ電極 15 を形成する。

次に、エミッタ電極 15 をパターン加工するために用いた不図示のレジスト膜あるいはエミッタ電極 15 などをマスクとして、エミッタキャップ層およびエミッタ層 14 を順にエミッタメサ構造 EM に加工する。

これにより、ベース層 13 の表面が露出する。

上記のエッチングにおいて、例えば、エミッタキャップ層の InGaAs のエッチングにはリン酸、過酸化水素水および水の混合液をエッチング液として用い、エミッタ層の InP のエッチングには塩酸とリン酸の混合液を用いる。

【0033】

次に、図 3 (a) に示すように、ベースメサ構造 BM およびベースコンタクトパッド用ベースメサ構造 PBM のパターンのレジスト膜（不図示）を形成し、これをマスクとしてエッチングし、ベース層 13 およびコレクタ層 12 をベースメサ構造 BM に加工する。同時に、ベースコンタクトパッド用ベースメサ構造 PBM として、コレクタ層と同一の層から構成された層 12a およびベース層と同一の層から構成された層 13a をパターン加工する。

上記と同様、例えば、ベース層の InGaAs のエッチングにはリン酸、過酸化水素水および水の混合液をエッチング液として用い、コレクタ層の InP のエッチングには塩酸とリン酸の混合液を用いる。

【0034】

次に、図 3 (b) に示すように、サブコレクタ構造 SM およびベースコンタクトパッド用サブコレクタメサ構造 PSM のパターンのレジスト膜（不図示）を形成し、これをマスクとしてエッチングし、サブコレクタ層 11 をサブコレクタメ

サ構造SMに加工して素子分離する。同時に、ベースコンタクトパッド用サブコレクタメサ構造PSMとして、サブコレクタ層と同一の層から構成された層11aをパターン加工する。

上記と同様、例えば、サブコレクタ層のInGaAsのエッチングにはリン酸、過酸化水素水および水の混合液をエッチング液として用いる。

【0035】

以上のようにして、ヘテロ接合バイポーラトランジスタの動作領域として機能するエミッタメサ構造EM、ベースメサ構造BM、サブコレクタメサ構造SMの半導体メサ構造体と、ベース層の上面の高さと同じ高さを有し、表層がベース層と同一の層から構成されているベースコンタクトパッド用メサ構造体であるベースメサ構造PBMおよびサブコレクタメサ構造PSMとを、所定の距離を離間して形成する。

【0036】

次に、図4(a)に示すように、エミッタメサ構造EM、ベースメサ構造BM、サブコレクタメサ構造SMの半導体メサ構造体と、ベースコンタクトパッド用メサ構造体であるベースメサ構造PBMおよびサブコレクタメサ構造PSMとの間において、基板10上に、ベース層13の上面の高さよりも高い上面を有し、少なくともベースコンタクトパッド用のベースメサ構造PBMの上面の縁部PBMa近傍（縁部PBMaから0.5～2μm程度の領域）までを被覆し、さらには、ベース層13の縁部13b近傍（縁部13bから0.5～2μm程度の領域）までを被覆するように、被覆層としてレジスト膜16をパターン形成する。

【0037】

次に、図4(b)に示すように、例えばリフトオフ法を用いた蒸着などにより、レジスト膜16の上層に、レジスト膜16を型として、0.2～0.5μm程度の膜厚の導電層17を形成する。

即ち、エミッタ層14の形成領域を除くベース層13の縁部13b近傍を除く領域の一部においてベース層に接続するベース電極17a、ベースコンタクトパッド用のベースメサ構造PBMの上面の縁部PBMa近傍を除く領域におけるベースコンタクトパッド用ベースメサ構造の上層のベースコンタクトパッド電極1

7b、および、ベース電極17aとベースコンタクトパッド電極17bとを接続する配線部17cを一体に形成する。

【0038】

次に、図5(a)に示すように、レジスト膜16を除去する。

これにより、エミッタメサ構造EM、ベースメサ構造BM、サブコレクタメサ構造SMの半導体メサ構造体とベースコンタクトパッド用メサ構造体であるベースメサ構造PBMおよびサブコレクタメサ構造PSMとの間における導電層17の下部が空隙16aとなり、エアブリッジ構造となる。

【0039】

次に、図5(b)に示すように、例えばリフトオフ法を用いた蒸着などにより、サブコレクタ層11上にコレクタ電極18を形成する。

以上で、ヘテロ接合バイポーラトランジスタHBTが構成される。

【0040】

次に、図6(a)に示すように、例えばCVD法により、HBT全体を被覆して全面に酸化シリコンを堆積させて絶縁膜19を形成する。

このとき、配線部17cの下部の空隙16aに一部絶縁膜が回り込んで形成される場合もあるが、成膜条件によっては回り込ませずに空隙のまま残すことが可能である。

【0041】

次に、図6(b)に示すように、CVD法などにより絶縁膜19を形成し、コンタクトホールのパターンのレジスト膜をパターン形成してRIE(反応性イオンエッチング)などのエッチングを施し、エミッタコンタクトホールCH_e、ベースコンタクトホールCH_bおよびコレクタコンタクトホールCH_cを開口する。

以降の工程として、上記の各コンタクトホール内にそれぞれコンタクトプラグ配線20e、コンタクトプラグ配線20bおよびコンタクトプラグ配線20cを形成する。

以上で、図1に示す構造と同様の構造のHBTを有する半導体装置を製造することができる。

【0042】

上記の本実施形態に係る半導体装置の製造方法によれば、ベースコンタクトパッド用のベースメサ構造PBMの上面の高さをベースメサ構造SMの上面の高さと同じとしているので、その間のベース引き出し用の配線部におけるエアブリッジを形状良く形成することができる。

また、基板の結晶方位によるサイドエッチング特性を利用したエッチングを行わず、メサ形状を形成してからベース電極17a、ベースコンタクトパッド電極17bおよび配線部17cが一体化した導電層17を形成しているので、パターンレイアウトや使用するエッチング液の種類などに制約がなく、また、ベースメサ構造を形成するエッチングの際に、メサ形状異常の原因となる段差がない状態でエッチングでき、メサ形状異常の発生を抑制し、メサエッチングの形状を良好に保って製造することができる。

【0043】

第2実施形態

図7は第2実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の断面図である。

実質的に第1実施形態に係る半導体装置と同様であるが、第1実施形態においてエミッタメサ構造EM、ベースメサ構造BM、サブコレクタメサ構造SMの半導体メサ構造体とベースコンタクトパッド用メサ構造体であるベースメサ構造PBMおよびサブコレクタメサ構造PSMとの間における導電層17の下部に形成された空隙部分に、酸化シリコンなどの絶縁膜16bが形成されていることが異なる。

【0044】

本実施形態に係る半導体装置は、空気に比べて酸化シリコンなどの絶縁膜の方が誘電率が高いためこの部分における静電容量が若干上昇するが、第1実施形態と同様、後述のように、酸化シリコンの絶縁膜などの被覆層をベースコンタクトパッド用メサ構造体とベースメサ構造の間に形成し、これを型として導電層を形成する方法により、上記構造のベースコンタクトパッド電極17bおよびベース電極17aを容易に形成することが可能となっており、この方法により製造する

ので、パターンレイアウトや使用するエッチング液の種類などに制約がなく、メサ形状異常の発生を抑制して製造することができる。

【0045】

本実施形態に係る半導体装置は実質的に第1実施形態と同様に製造することができる。

即ち、第1実施形態において被覆層としてレジスト膜16をパターン形成する工程において、被覆層として酸化シリコンなどの絶縁膜16bをパターン形成し、被覆層の上層に被覆層を型として導電層17を形成する工程においては、上記の絶縁膜16bの上層に絶縁膜16bを型として形成し、さらにこれを除去せずに残して以降の工程を第1実施形態と同様に行うことで、図7に示す構造を形成することができる。

【0046】

本実施形態に係る半導体装置の製造方法によれば、第1実施形態と同様に、基板の結晶方位によるサイドエッチング特性を利用したエッチングを行わないので、パターンレイアウトや使用するエッチング液の種類などに制約がなく、また、ベースメサ構造を形成するエッチングの際に、メサ形状異常の原因となる段差がない状態でエッチングでき、メサ形状異常の発生を抑制して製造することができる。

【0047】

本発明の半導体装置は上記の実施形態に限定されない。

例えば、上記の実施形態においてはベースコンタクトパッド用メサ構造体としてベースメサ構造PBMおよびサブコレクタメサ構造PSMを用いているが、これに限らず、ベースコンタクトパッド用に新たなメサ構造体を形成してもよい。但し、この場合にはベースコンタクトパッド用のメサ構造体の上面の高さがベース層の上面の高さと同じ高さとなるように設計する必要がある。

また、ベース電極17aは、必ずしもエミッタ層14の形成領域を除くベース層13の縁部13b近傍を除く領域において形成されている必要はなく、少なくともベースコンタクトパッド電極17bについてベースコンタクトパッド用メサ構造体であるベースメサ構造PBMの上面の縁部PBMa近傍を除く領域におい

て形成されていればよい。但し、ベース電極 17a についてもベース層 13 の縁部 13b 近傍を除く領域において形成されている構成とすることで製造しやすい構造とすることができる。

【0048】

また、実施形態においては npn 型のバイポーラトランジスタについて説明しているが、pnp 型に適用することも可能である。

さらに、コレクタ層、ベース層およびエミッタ層の積層体のメサ構造の形状や各層に接続する電極の配置などは、実施形態に限定されず、種々の形状、配置を採用することができる。

また、本発明はヘテロ接合バイポーラトランジスタに限らず、それ以外のバイポーラトランジスタを有する半導体装置に適用することができる。

この他、本発明の要旨を逸脱しない範囲で種々の変更が可能である。

【0049】

【発明の効果】

本発明の半導体装置は、パターンレイアウトや使用するエッチング液の種類などに制約がなく、メサ形状異常の発生を抑制して製造することができる半導体装置である。

【0050】

本発明の半導体装置の製造方法によれば、パターンレイアウトや使用するエッチング液の種類などに制約がなく、メサ形状異常の発生を抑制して製造することができる。

【図面の簡単な説明】

【図 1】

図 1 (a) は第 1 実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の平面図であり、図 1 (b) は図 1 (a) 中の X-X' における断面図である。

【図 2】

図 2 (a) および (b) は第 1 実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の製造方法の製造工程を示す断面図である。

【図 3】

図 3 (a) および (b) は第 1 実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の製造方法の製造工程を示す断面図である。

【図 4】

図 4 (a) および (b) は第 1 実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の製造方法の製造工程を示す断面図である。

【図 5】

図 5 (a) および (b) は第 1 実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の製造方法の製造工程を示す断面図である。

【図 6】

図 6 (a) および (b) は第 1 実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の製造方法の製造工程を示す断面図である。

【図 7】

図 7 は第 2 実施形態に係るヘテロ接合バイポーラトランジスタを有する半導体装置の断面図である。

【図 8】

図 8 (a) は従来例に係るヘテロ接合バイポーラトランジスタを有する半導体装置の平面図であり、図 8 (b) は図 8 (a) 中の X-X' における断面図である。

【図 9】

図 9 (a) および (b) は従来例に係るヘテロ接合バイポーラトランジスタを有する半導体装置の製造方法の製造工程を示す断面図である。

【図 10】

図 10 (a) および (b) は従来例に係るヘテロ接合バイポーラトランジスタを有する半導体装置の製造方法の製造工程を示す断面図である。

【符号の説明】

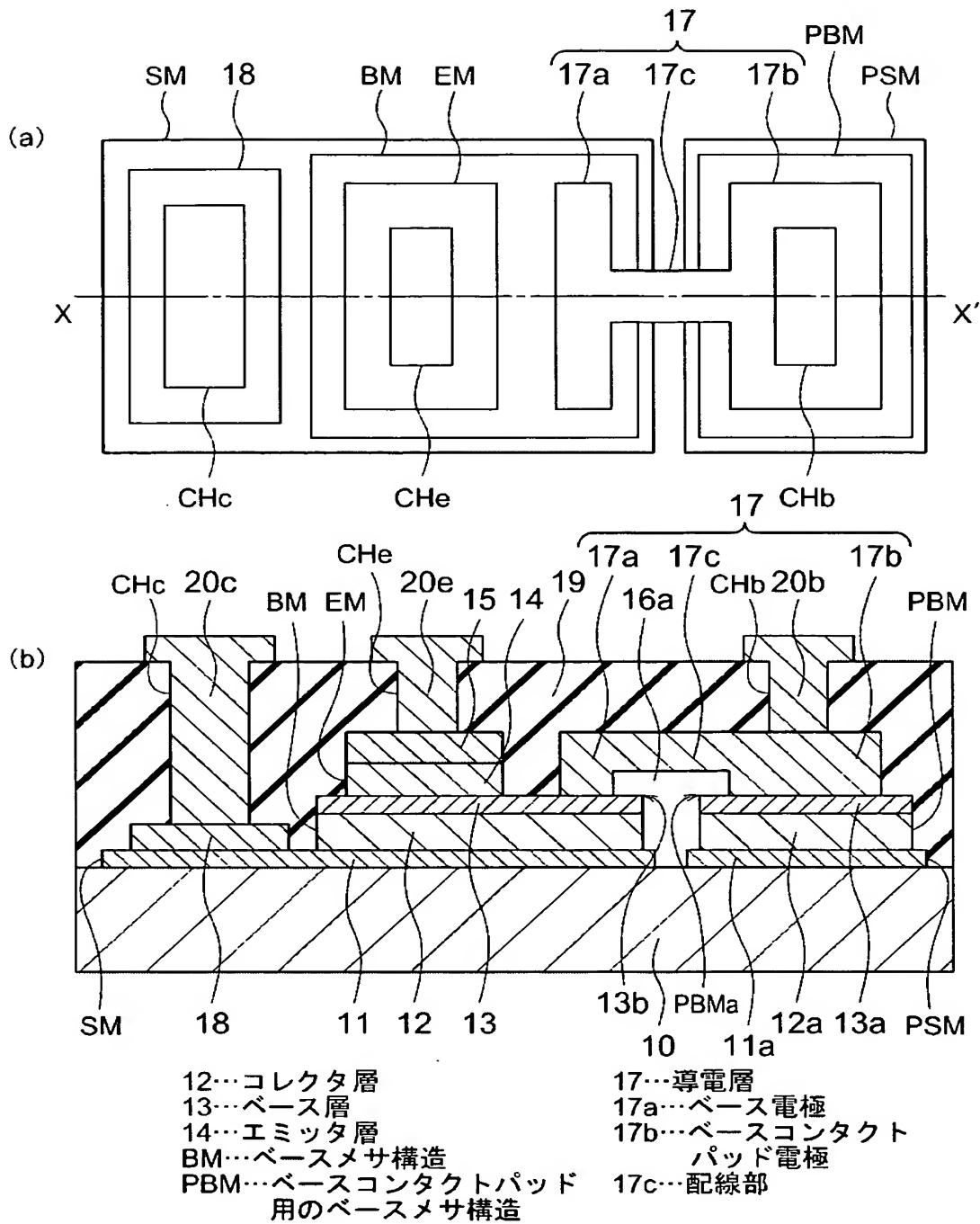
10…基板、11…サブコレクタ層、12…コレクタ層、13…ベース層、14…エミッタ層、15…エミッタ電極、16…レジスト膜（被覆層）、16a…空隙、16b…絶縁膜（被覆膜）、17…導電層、17a…ベース電極、17b

…ベースコンタクトパッド電極、17c…配線部、18…コレクタ電極、19…絶縁膜、20e, 20b, 20c…コンタクトプラグ配線、11a…サブコレクタ層と同一の層から構成された層、12a…コレクタ層と同一の層から構成された層、13a…ベース層と同一の層から構成された層、CHe, CHb, CHc…コンタクトホール、EM…エミッタメサ構造、BM…ベースメサ構造、SM…サブコレクタメサ構造、PBM…ベースコンタクトパッド用のベースメサ構造、PSM…ベースコンタクトパッド用のサブコレクタメサ構造。

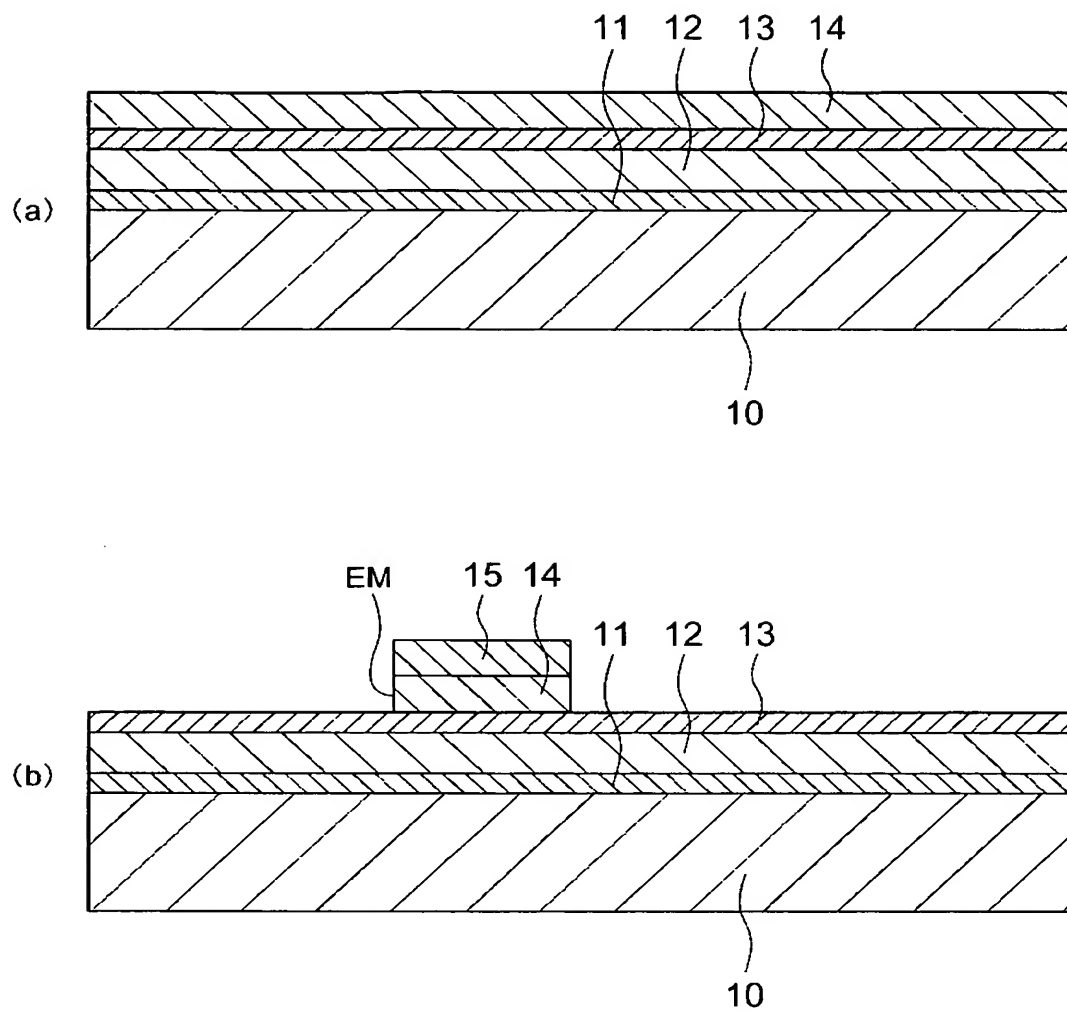
【書類名】

図面

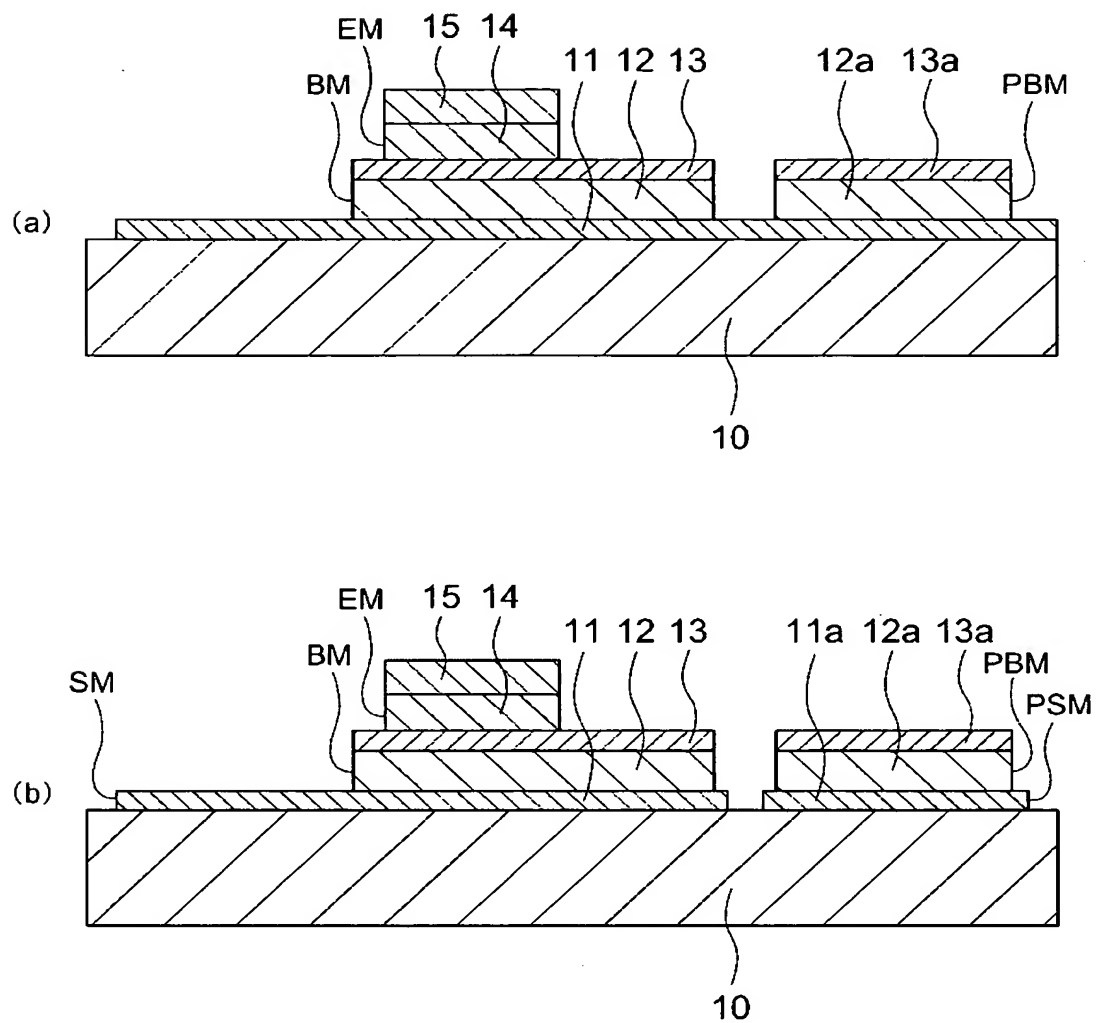
【図 1】



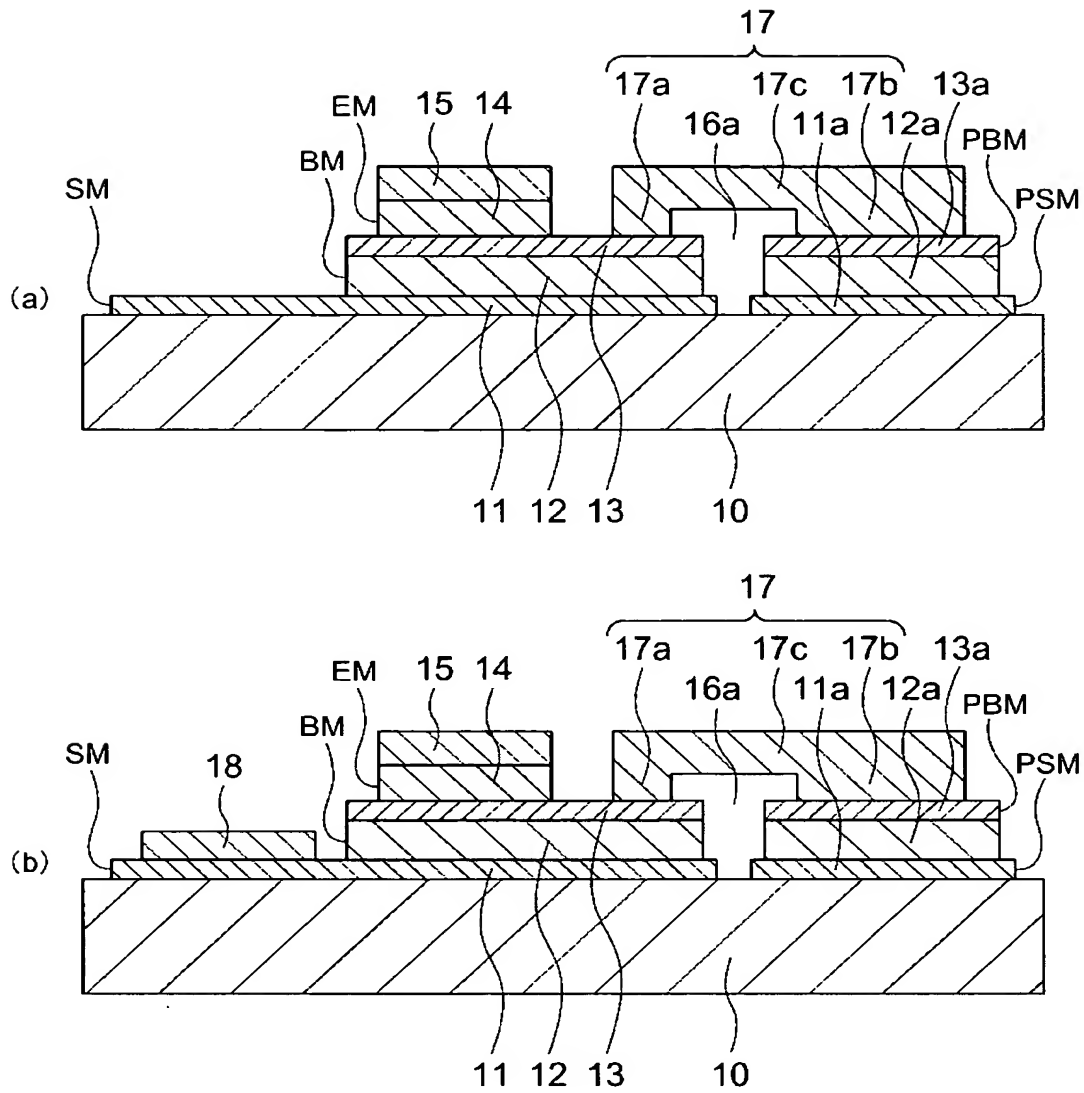
【図 2】



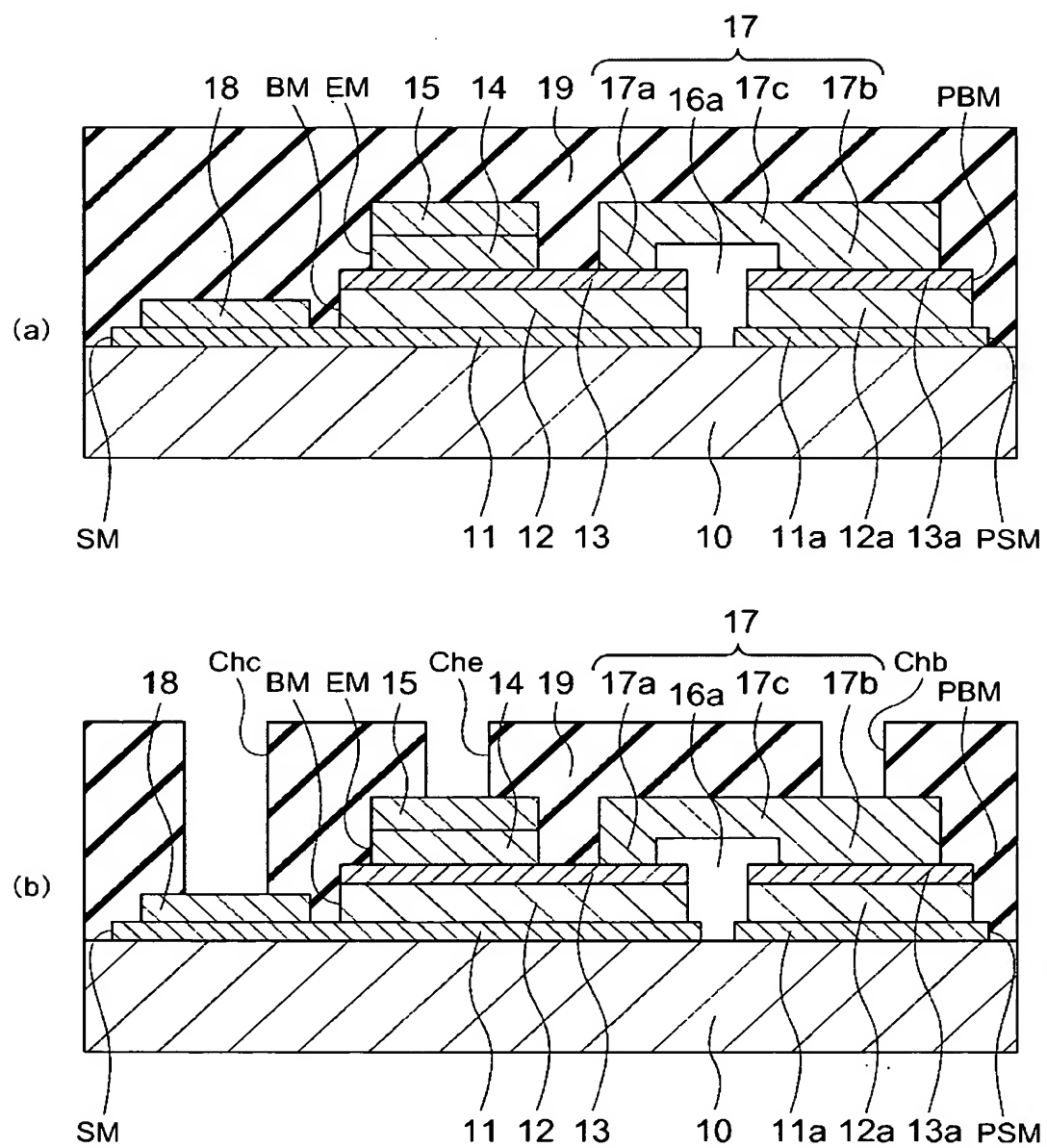
【図 3】



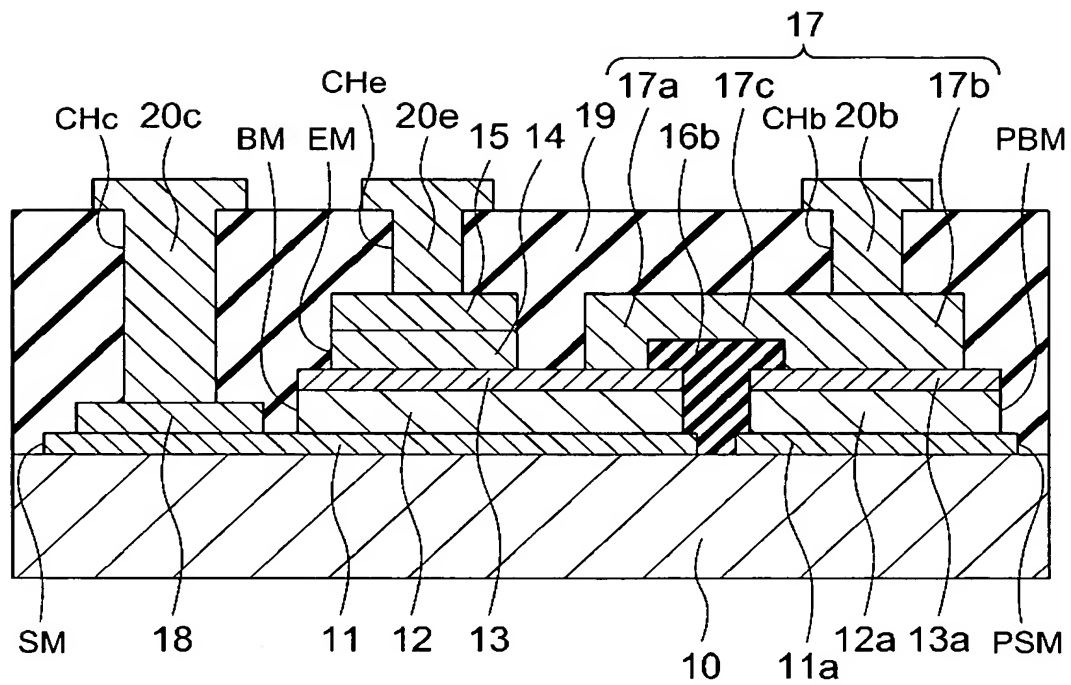
【図 5】



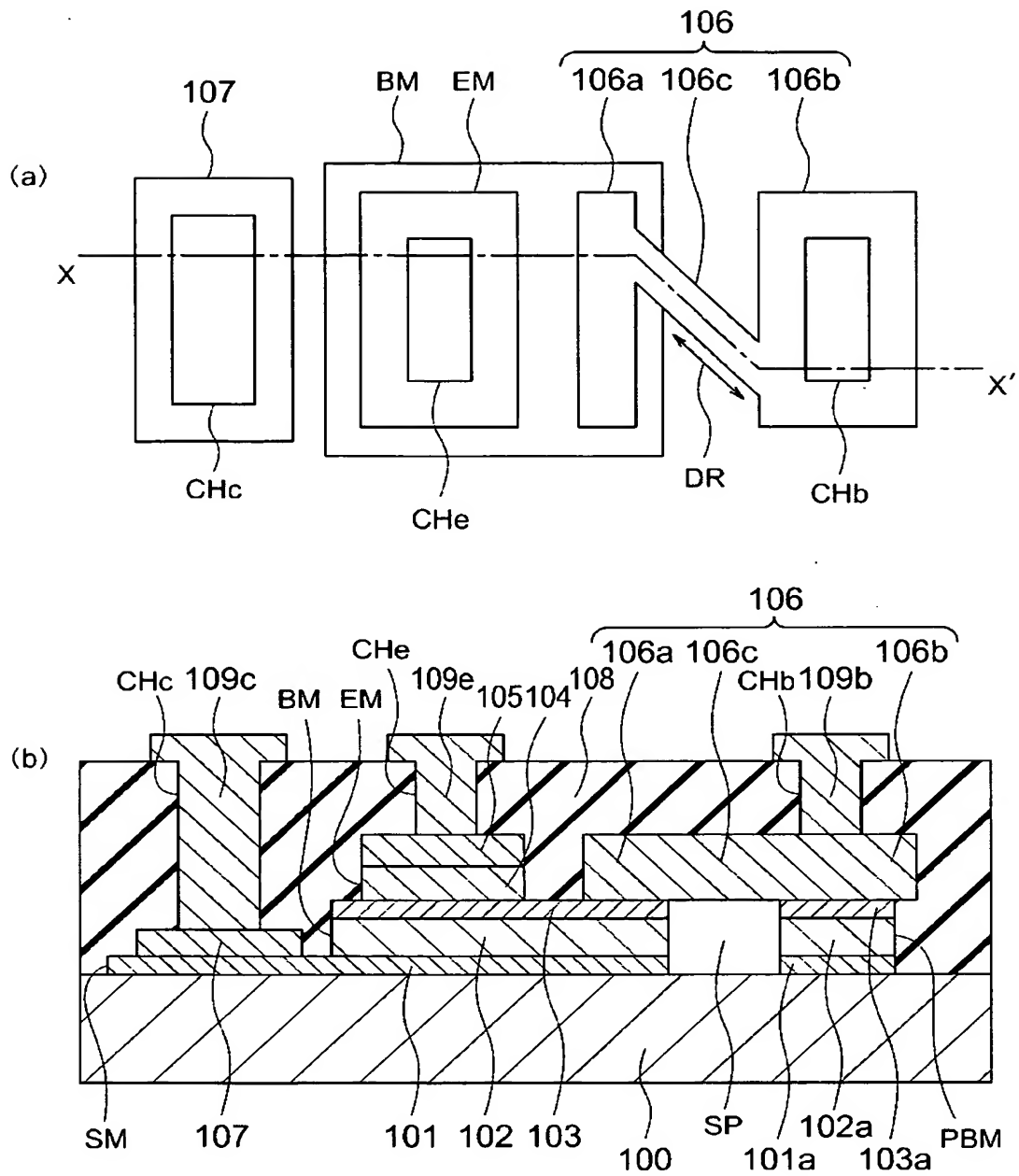
【図 6】



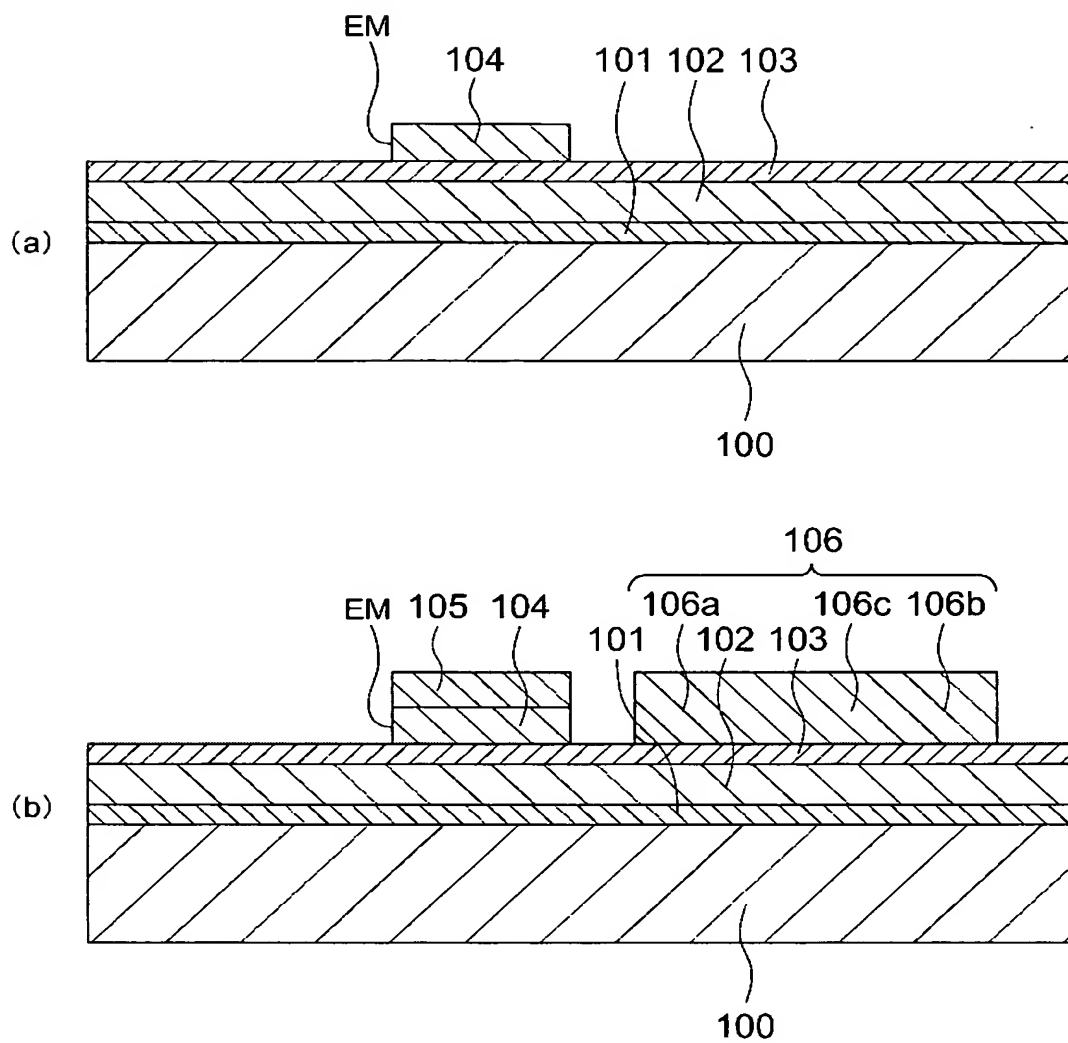
【図 7】



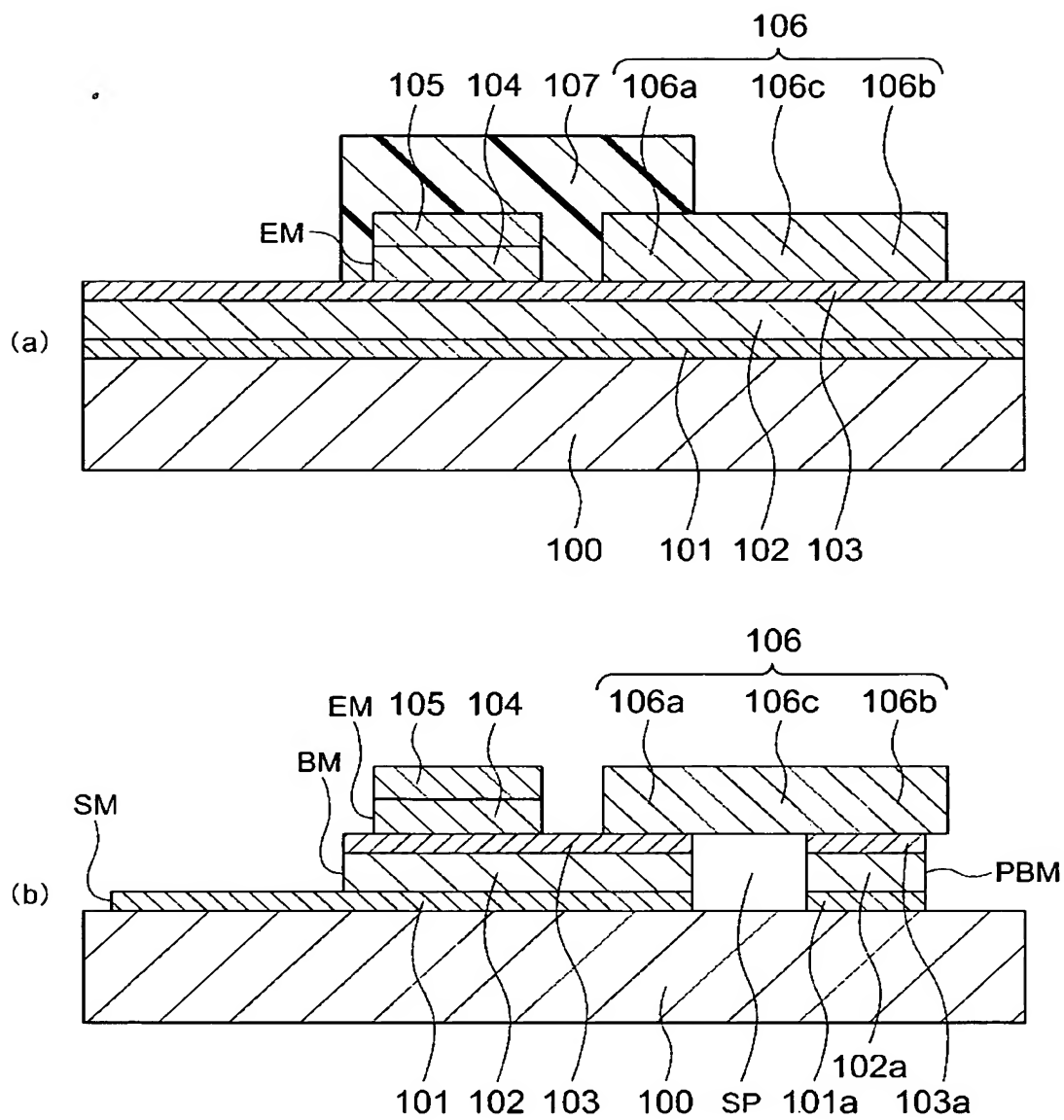
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 パターンレイアウトや使用するエッチング液の種類などに制約がなく、メサ形状異常の発生を抑制して製造することができるバイポーラトランジスタを有する半導体装置と、その製造方法を提供する。

【解決手段】 基板 10 にコレクタ層 12、ベース層 13 およびエミッタ層 14 の積層体を含み、バイポーラトランジスタの動作領域として機能する半導体メサ構造体 (EM, BM, SM) が形成され、これと所定距離離間してベース層の上面と同じ高さを有するベースコンタクトパッド用メサ構造体 (PBM, PSM) が形成され、ベース層に接続するベース電極 17a、ベースコンタクトパッド用メサ構造体の上面の縁部 PBMa 近傍を除く領域においてベースコンタクトパッド用メサ構造体の上に形成されたベースコンタクトパッド電極 17b およびこれらを接続する配線部 17c が一体に形成された導電層 17 を有する構成とする。

【選択図】 図 1

特願 2 0 0 3 - 1 2 0 3 9 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 1 8 5]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都品川区北品川 6 丁目 7 番 3 5 号

氏 名

ソニー株式会社